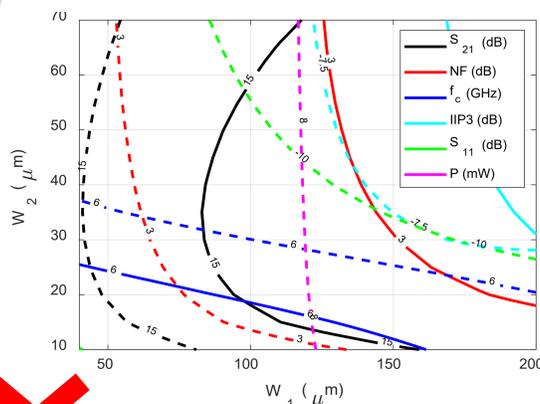
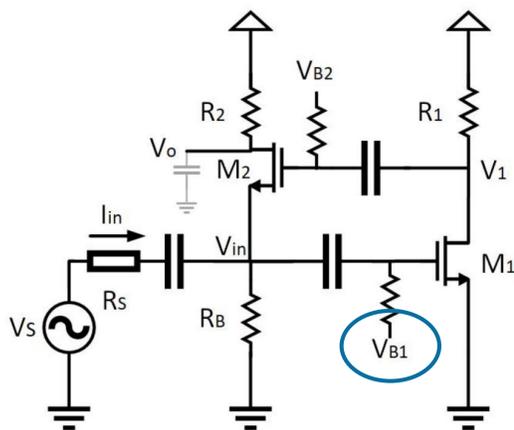
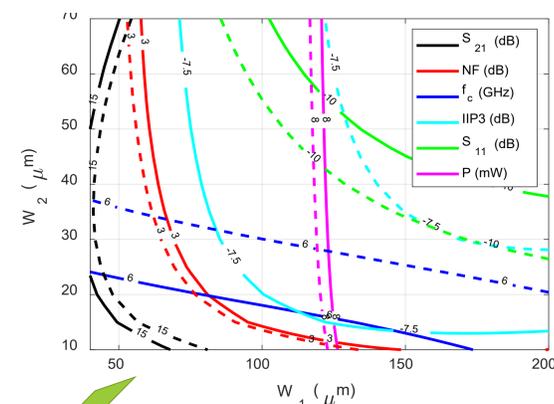


Topología de LNA

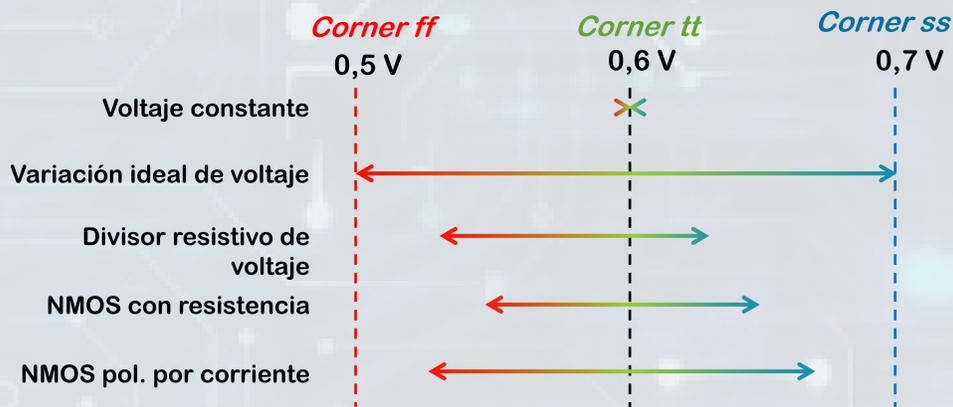


Diferentes *corners* implican distintas restricciones de diseño en el dimensionado.

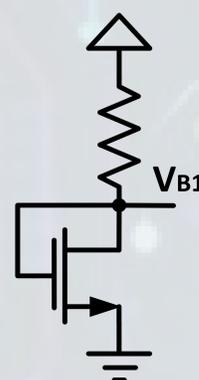


Con autoajuste de V_{B1} , se logra una optimización válida para varios *corners*.

Rangos deseados y conseguidos de V_{B1}



NMOS con resistencia



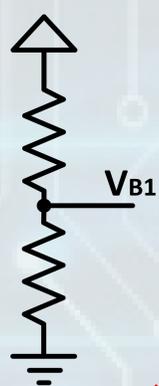
Sin elementos externos. ✓

Buen rango de variación hacia *corner ss*. ✓

Menor rango de variación hacia *corner ff*. ✗

✓ Buenos resultados y baja complejidad. ✓

Divisor resistivo de voltaje



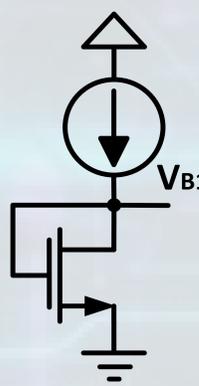
Sin elementos externos. ✓

Poco rango de variación hacia *corner ss*. ✗

Buen rango de variación hacia *corner ff*. ✓

✗ Malos resultados y baja complejidad. ✓

NMOS pol. por corriente



Con elementos externos. ✗

Buen rango de variación hacia *corner ss*. ✓

Buen rango de variación hacia *corner ff*. ✓

✓✓ Excelentes resultados y alta complejidad. ✗

Resultados en TSMC 65nm 1,2V RF

	<i>ff</i>	<i>tt</i>	<i>ss</i>	Muestras válidas	Corriente necesaria
Voltaje constante	600 mV	600 mV	600 mV	61,26 %	-
Variación de voltaje ideal	500 mV	600 mV	700 mV	81,64 %	-
Divisor resistivo de voltaje	533 mV	600 mV	635 mV	62,40 %	0,17 mA
NMOS con resistencia	550 mV	601 mV	647 mV	78,03 %	0,21 mA
NMOS polarizado por corriente	528 mV	601 mV	669 mV	79,00 %	0,15 mA

- Las referencias de tensión basadas en NMOS siguen mejor las variaciones deseadas en V_{B1} .
- NMOS con resistencia obtiene resultados cercanos al ideal con una topología sencilla.