

Transformador Integrado Monolítico en un Amplificador de Bajo Ruido para Computación Cuántica

Sabina Pache Vilés, Gabriel López Pinar, Concepción Aldea, Santiago Celma, Carlos Sánchez Azqueta
GDE-I3A, UNIZAR, C/Mariano Esquillor s/n 50018, Zaragoza; spache@unizar.es

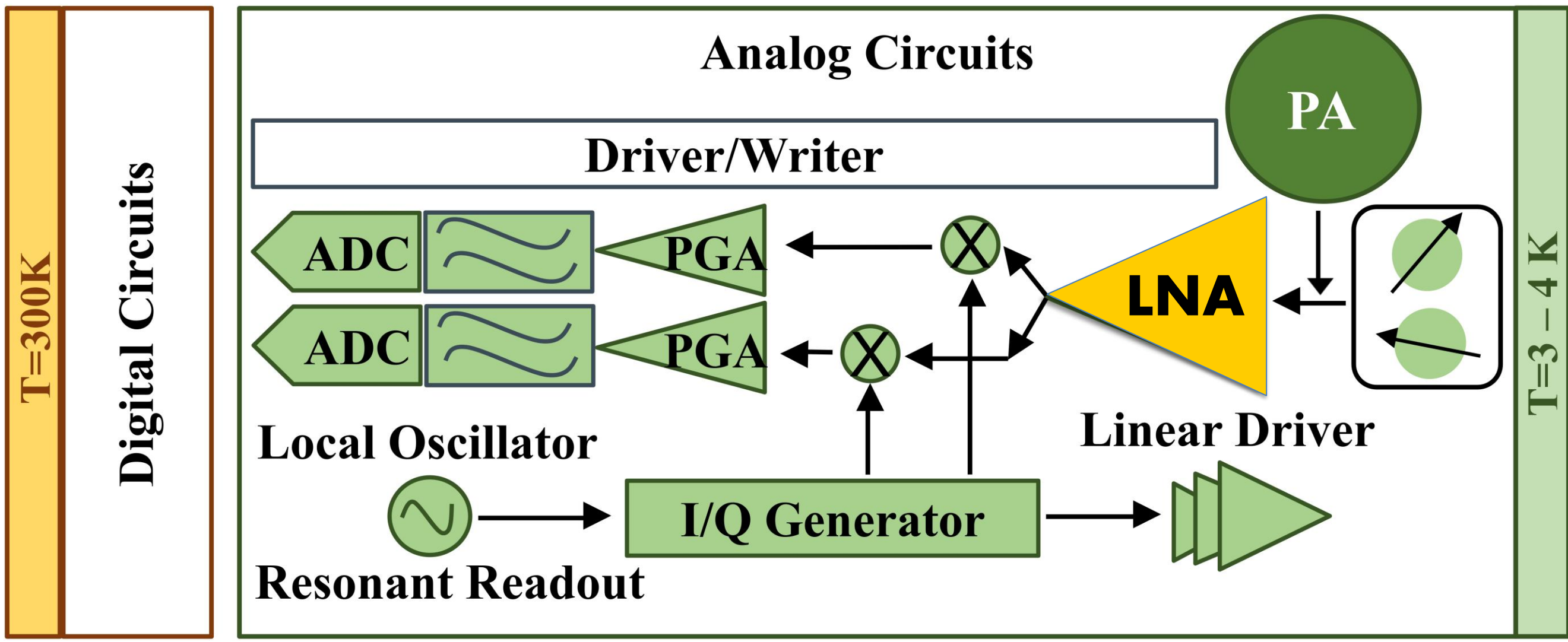
INTRODUCCIÓN

Computación cuántica: operaciones de **codificación, almacenamiento y procesamiento** de datos sobre entidades cuánticas llamadas **qubits**. Se requieren dos entornos:

- **T ambiente** → Sistemas electrónicos de control/lectura
- **T criogénica** → Estabilidad de los qubits

Reto: trasladar **sistemas electrónicos a un entorno criogénico de 3-4 K mediante procesos CMOS** en un circuito integrado.

Interfaz Criogénica ASIC para Computación Cuántica



OBJETIVOS

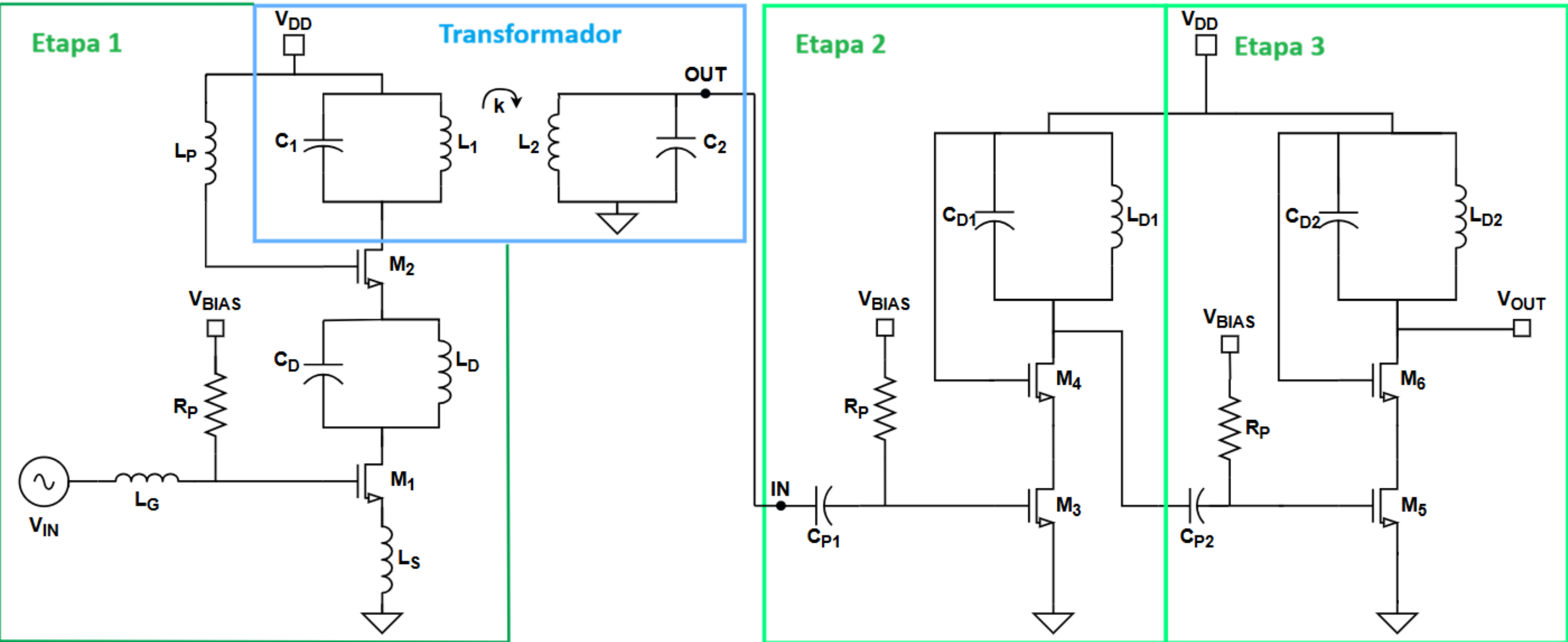
Adaptación etapas y aumento BW en amplificador de bajo ruido (LNA, primer bloque recepción señal procedente de *qubits*)

→ Transformador RF integrado en tecnología CMOS

k	BW	Ganancia	NF	IIP3	Potencia
0.6	> 3 GHz	> 30 dB	< 5 dB	> -80 dBm	< 50 mW

ARQUITECTURA PROPUESTA

Diseño multietapa. Transformador para adaptar impedancias.

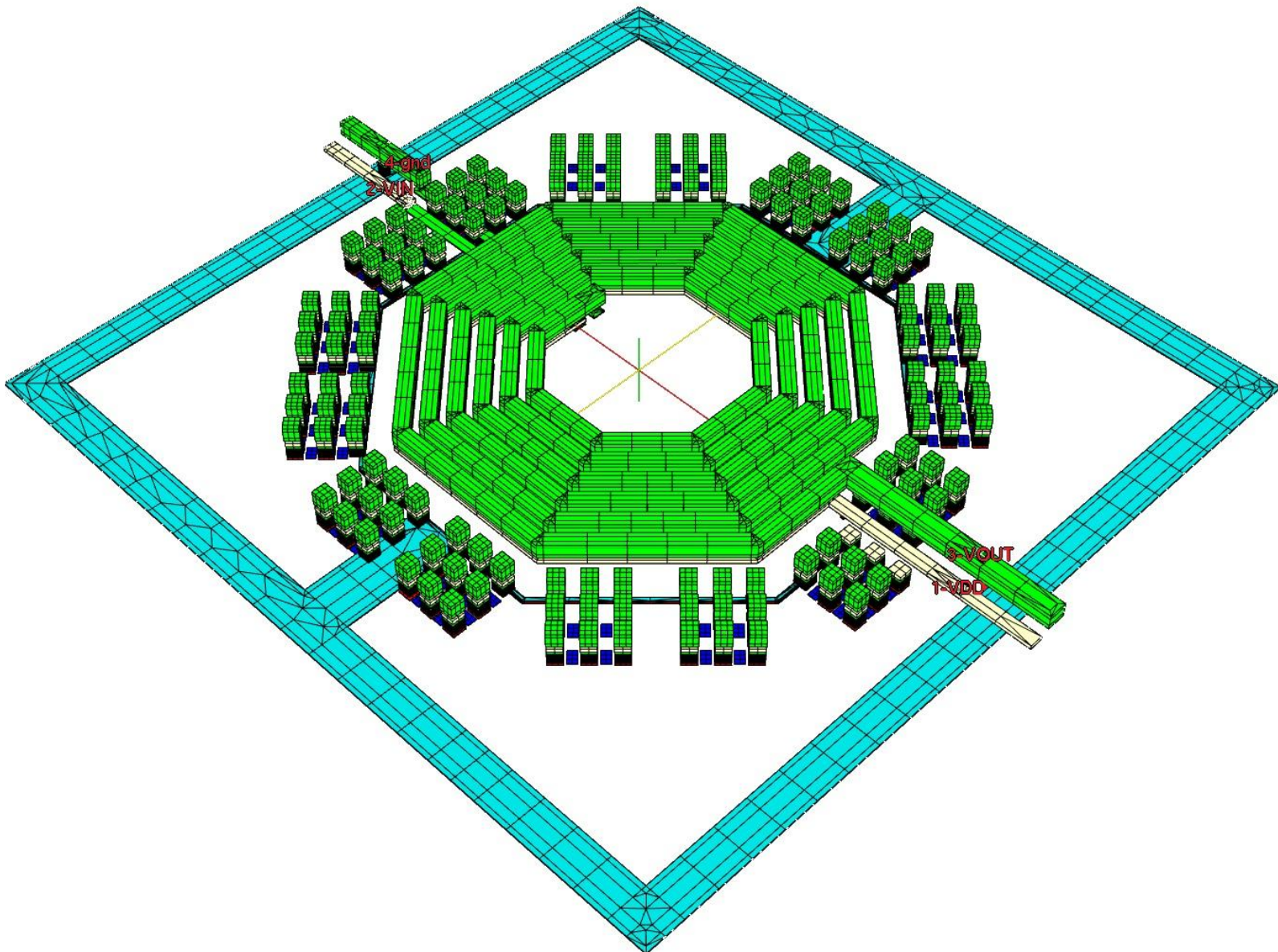
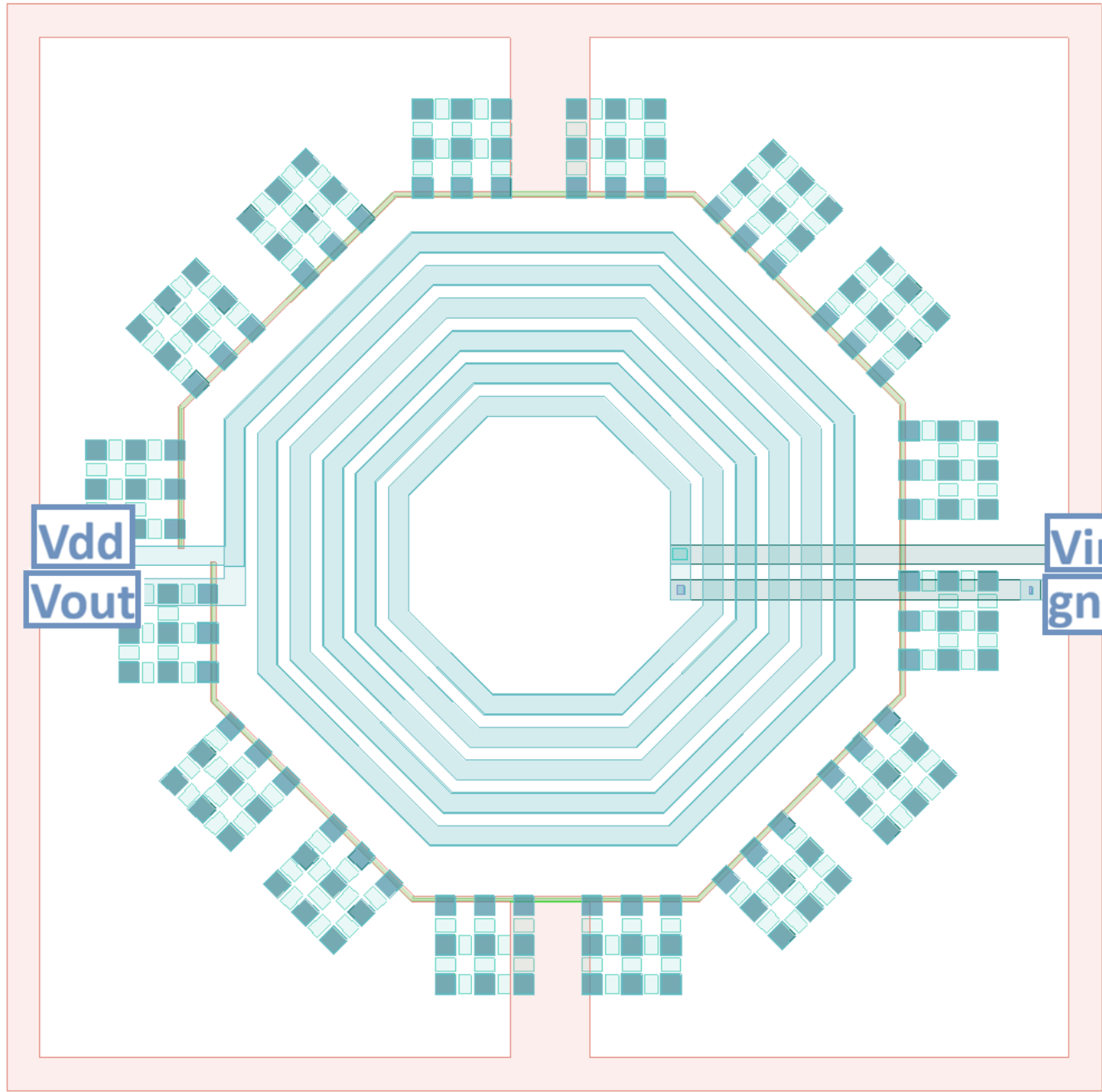


- Etapas tipo cascode CG-CS

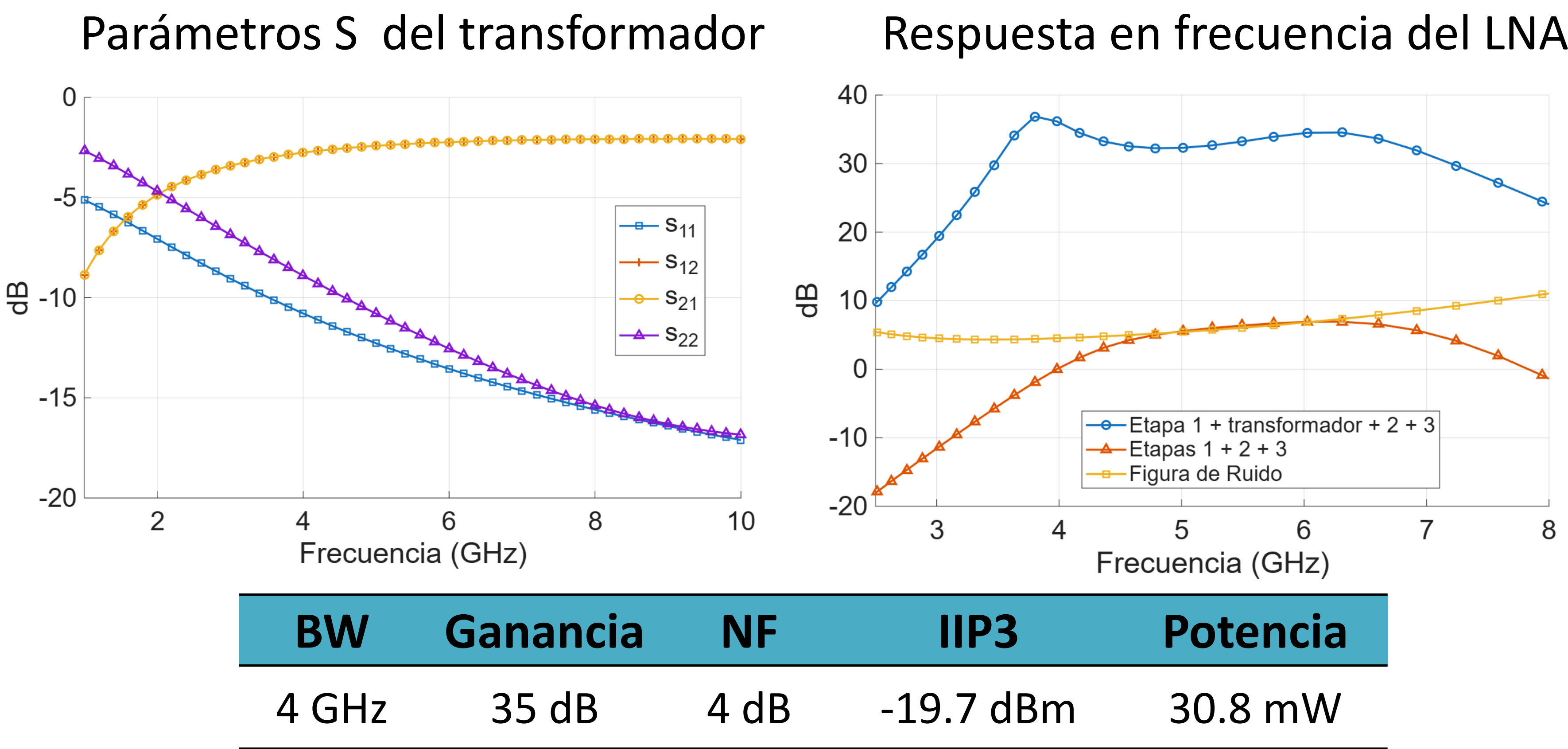
TRANSFORMADOR MONOLÍTICO

- *Stacked model*
- $k \approx 0.75$

Simulaciones electromagnéticas

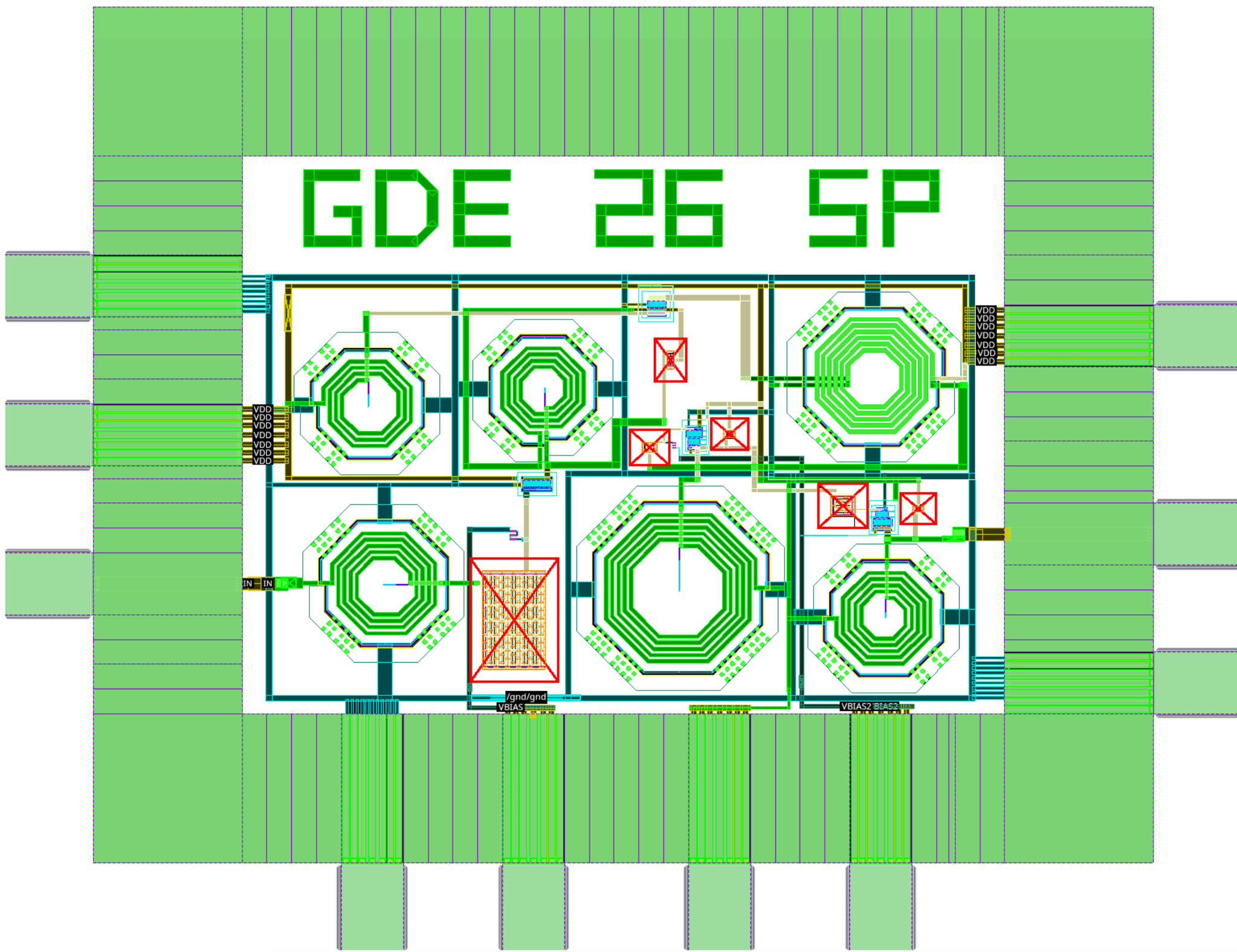


RESULTADOS



LAYOUT DEL LNA COMPLETO

CMOS de 65 nm de TSMC (1000 x 761) μm^2



CONCLUSIONES

- Se ha diseñado y modelado un **transformador integrado monolítico para computación cuántica** en entornos criogénicos.
- El diseño permite acercar la **electrónica al entorno cuántico (~ 4 K)** para reducir ruido, disipación de potencia y tamaño.
- Se ha completado el diseño del **LNA** mediante la integración de este transformador, logrando una alta ganancia, ancho de banda y linealidad.